

⑫ 公開特許公報(A) 平3-3250

⑤Int.Cl.⁵

識別記号

庁内整理番号

⑬公開 平成3年(1991)1月9日

H 01 L 21/68
 C 23 C 14/50
 16/44
 16/50
 C 23 F 4/00
 H 01 L 21/205
 21/302
 21/31

R 7454-5F
 9046-4K
 8722-4K
 8722-4K
 A 7179-4K
 7739-5F
 B 8223-5F
 F 6940-5F

審査請求 未請求 請求項の数 2 (全4頁)

⑭発明の名称 基板保持装置

⑰特 願 平1-136867

⑱出 願 平1(1989)5月30日

⑲発明者 田 辺 正文 神奈川県横浜市戸塚区原宿町768-6
 ⑲発明者 小 宮 宗 一 神奈川県茅ヶ崎市萩園1623
 ⑲発明者 林 俊 雄 神奈川県茅ヶ崎市白浜町6-25
 ⑲出願人 日本真空技術株式会社 神奈川県茅ヶ崎市萩園2500番地
 ⑲代理人 弁理士 北村 欣一 外3名

明 細 書

1. 発明の名称

基板保持装置

2. 特許請求の範囲

1. 真空室内に設けた水冷電極の前面に、静電チャック電極を設けて該真空室内を搬送される被処理物を静電吸着するようにしたものに於いて、該被処理物を、該静電チャック電極に静電吸着される誘電体からなるトレイに載置したことを特徴とする基板保持装置。

2. 真空室内に設けた水冷電極の前面に、静電チャック電極を設けて該真空室内を搬送される被処理物を静電吸着するようにしたものに於いて、該静電チャック電極を、2枚のセラミック絶縁基板の間に導電パターンを介在させて一体に焼結したもので構成し、真空室内を搬送される被処理物をセラミック絶縁基板に導電パターンを形成したトレイに載置したことを特徴とする基板保持装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、ドライエッチング装置、プラズマCVD装置、スパッタリング装置、イオン注入装置等の半導体製造装置に使用される基板保持装置に関する。

(従来の技術)

従来、上記の半導体製造装置に於いて、半導体基板等の被処理物を、真空室内に設けた水冷電極の前面に取付けた静電チャック電極に保持させ、該被処理物を冷却し乍らこれにエッチング等の処理を施すことが行なわれている。こうした場合、1個の静電チャック電極は1個の被処理物を吸着保持するを一般とするもので、複数個の被処理物を同時に処理する場合には複数個の水冷電極及び静電チャック電極を設けている。

また、被処理物が化合物半導体基板(例えばGaAs基板)であるときは、基板が不定型であることが多く、定型のものでも3in程度の大きさであり、しかも割れ易いために、真空室内を搬

送するときに、トレイが用いられることがあるが、被処理物をトレイに載せたまま水冷電極に静電吸着させるには、例えば特開昭63-56920号公開公報に見られるように複雑な装置を水冷電極に設けるを要する。

(発明が解決しようとする課題)

前記のように複数個の被処理物を同時に処理するために水冷電極を複数個設けることは、真空室内が複雑化し、真空室も大型化する不都合がある。また、トレイに載せて割れ易い化合物半導体基板の被処理物が搬送される場合には、トレイの静電吸着のため水冷電極の構造が複雑になる欠点があった。

本発明は、上記の不都合、欠点を解消し、簡単な構成でトレイに載せた一枚もしくは複数枚の被処理物を同時に保持し得る主として化合物半導体基板の処理に好都合な基板保持装置を提供することを目的とするものである。

(課題を解決するための手段)

本発明では、真空室内に設けた水冷電極の前

位置関係に制限がなく、搬送中にトレイの方向が変わっても確実にその下の静電チャック電極に吸着され、複数枚の被処理物をトレイに載せた場合でも強い吸着力で各被処理物を吸着することが出来、1つの水冷電極を作動させることによって複数枚の被処理物を処理し得る。

(実施例)

本発明の実施例を図面第1図に基づき説明すると、同図に於いて、符号(1)は真空室(2)の室壁(2a)に設けたAl製の水冷電極、(3)は該水冷電極(1)の前面に形成した凹部(4)内に取付固定された静電チャック電極、(5)は該静電チャック電極(3)の静電気により吸着されるセラミック絶縁基板の誘電体からなるトレイ、(6)は該トレイ(5)に載せられて真空室(2)内を搬送され、水冷電極(1)上に於いてドライエッチング、或はプラズマCVDやスパッタリングの成膜処理、或はイオン注入等の処理が施されるGaAs基板、シリコン基板等の被処理物を示す。

該水冷電極(1)は、その内部に冷却水が循環す

面に、静電チャック電極を設けて該真空室内を搬送される被処理物を静電吸着するようにしたものに於いて、該被処理物を、該静電チャック電極に静電吸着される誘電体からなるトレイに載置することにより、前記目的を達成するようにした。

この場合前記静電チャック電極を、2枚のセラミック絶縁基板の間に導電パターンを介在させて一体に焼結したもので構成し、前記トレイを導電パターンを形成したセラミック絶縁基板で構成してもよい。

(作用)

水冷電極により冷却された静電チャック電極に高電圧を印加し、該静電チャック電極の前面に、被処理物を載せた誘電体からなるトレイを静電吸着させる。該トレイは誘電体で形成されているので、その下の静電チャック電極の前面に発生する静電荷によって静電荷を帯電し、被処理物をトレイに静電吸着することが出来る。

該トレイは、その下の静電チャック電極との

る冷却空間(7)を備えると共に内部を貫通する冷却ガスの流通孔(8)及び2本のリード線挿通孔(9a)(9b)を備え、該リード線挿通孔(9a)(9b)にはセラミック絶縁体からなる円筒1010を夫々嵌着した。

該静電チャック電極(3)は、前面の Al_2O_3 等のセラミック絶縁基板10の内面に、第2図示のような半円形の2つの導電パターン(12a)(12b)を形成したのち、該パターン(12a)(12b)を挟んでセラミック絶縁基板10を重ね、一体に焼結し、更にその背面から前面へと貫通する冷却ガス導入孔104及び導電パターン(12a)(12b)へのリード線の導孔(15a)(15b)を開孔して形成するようにした。該静電チャック電極(3)は、好ましくは、金属ボンディング10により水冷電極(1)の凹部(4)内に取付固定され、その取付の際、水冷電極(1)の流通孔(8)及びリード線挿通孔(9a)(9b)が静電チャック電極(3)の冷却ガス導入孔104及び導孔(15a)(15b)に夫々合致するように設置される。

トレイ(5)は、水冷電極(1)の凹部(4)に適合する

直径の例えば Al_2O_3 の円板にて構成され、その前面には被処理物(6)を安定に載せるために凹部20を形成し、更に、下方の静電チャック電極(3)の冷却ガス導入孔14に通じる冷却ガス吹出口17を貫通して形成するようにした。

18は、各導電パターン(12a)(12b)へリード線19を介して接続される高圧直流電源である。

該トレイ(5)は、第3図及び第4図に示すように、背面に環状の導電パターン20を形成したものであってもよく、第5図及び第6図示のように放射状に導電パターン20を形成してもよい。これらの場合、導電パターン20によって全面に略均一に分布する静電気を発生させることが出来、被処理物(6)の吸着力が向上する。

また、静電チャック電極(3)の導電パターン(12a)(12b)を第7図及び第8図示のように互に入り組んだパターンで形成してもよく、これに使用するトレイ(5)として、第9図及び第10図示のように2組の導電パターン2020を形成し、2枚の被処理物(6)を載せることも出来る。

トレイ(5)を介して流れると共に冷却ガス或は冷却されたトレイ(5)によって奪われ、被処理物(6)が熱損傷しないように低温に維持される。

(発明の効果)

以上のように本発明によるときは、水冷電極の静電チャック電極に、被処理物を載せた誘電体のトレイを載せるようにしたので、被処理物をトレイと共に水冷電極に吸着させることが出来、トレイに複数枚の被処理物を載せることが可能で、1つの水冷電極で複数の被処理物の同時処理を行なえ、真空室内の構造が複雑化する不都合もなく、特に割れ易いGaAs基板の処理に好都合に適用出来る等の効果がある。

4. 図面の簡単な説明

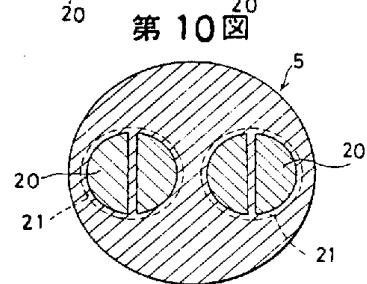
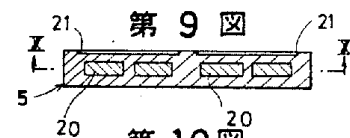
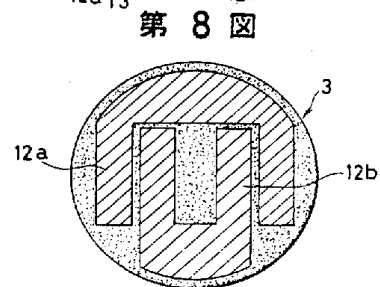
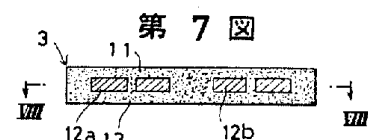
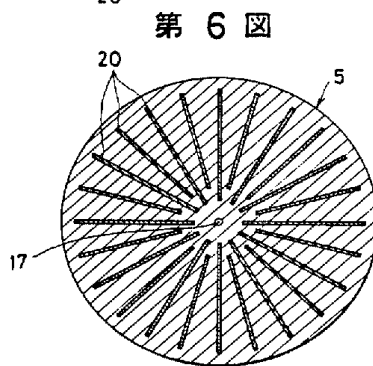
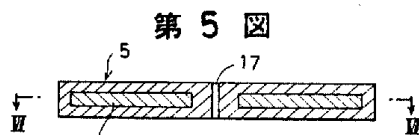
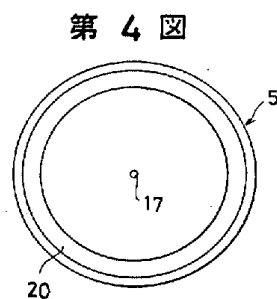
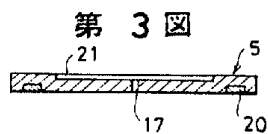
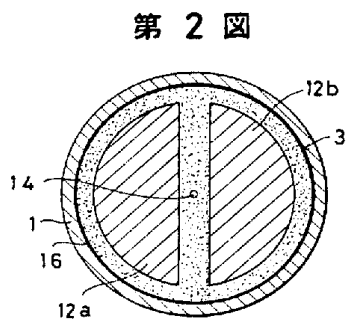
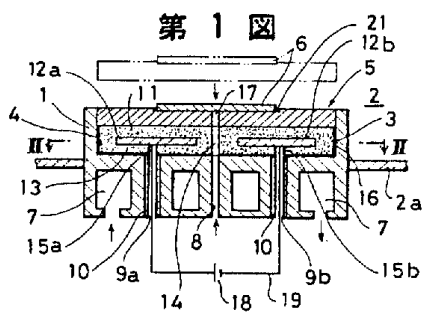
第1図は本発明の実施例の截断側面図、第2図は第1図のII-II線断面図、第3図はトレイの変形例の断面図、第4図は第3図の底面図、第5図はトレイの他の変形例の断面図、第6図は第5図のVI-VI線に沿った截断平面図、第7図は静電チャック電極の変形例の断面図、第8

第1図示の実施例の作動を説明すると、高圧直流電源18から静電チャック電極(3)の導電パターン(12a)(12b)へ、例えば2KVの直流高電圧を印加して静電チャック電極(3)の前面に静電気を発生させ、そこに被処理物(6)を載せたトレイ(5)を静電吸着する。該トレイ(5)は、その下の静電チャック電極(3)の静電気によって静電気を帯電し、被処理物(6)を静電吸着する。次いで流通孔(8)、冷却ガス導入孔14及び冷却ガス吹出口17を通して冷却ガスを導入し、被処理物(6)とトレイ(5)の微少なすきまを介して真空室(2)内へと流し、冷却ガス吹出口17のないトレイ(5)ではトレイ(5)と静電チャック電極(3)とのすきまを介して冷却ガスを真空室(2)内へと流すことによりトレイ(5)を介して被処理物(6)を冷却する。そして水冷電極(1)に図示してない電源から通電し、アノードとの間にプラズマを発生させ、被処理物(6)を例えばエッチングする。該被処理物(6)は、エッチング等の処理に伴って発熱するが、その熱は水冷電極(1)により冷却された静電チャック電極(3)へ

図は第7図のVII-VII線截断平面図、第9図はトレイの更に他の変形例の断面図、第10図は第9図のX-X線に沿った截断底面図である。

- (1) … 水冷電極
- (2) … 真空室
- (3) … 静電チャック電極
- (5) … トレイ
- (6) … 被処理物
- 11 13 … セラミック絶縁基板
- (12a)(12b) … 導電パターン
- 20 … 導電パターン

特 許 出 願 人 日本真空技術株式会社
代 理 人 北 村 欣 一 外3名



PAT-NO: JP403003250A
DOCUMENT-IDENTIFIER: JP 03003250 A
TITLE: SUBSTRATE HOLDER
PUBN-DATE: January 9, 1991

INVENTOR-INFORMATION:

NAME	COUNTRY
TANABE, MASABUMI	
KOMIYA, SOICHI	
HAYASHI, TOSHIO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
ULVAC CORP	N/A

APPL-NO: JP01136867
APPL-DATE: May 30, 1989

INT-CL (IPC): H01L021/68 , C23C014/50 , C23C016/44 , C23C016/50 ,
C23F004/00 , H01L021/205 , H01L021/302 ,
H01L021/31

ABSTRACT:

PURPOSE: To obtain a substrate holder capable of holding a plurality of materials under processing at the same time and useful to process compound semiconductor substrate by applying high voltage to an electrostatic chuck electrode cooled with a water-cooled electrode and electrostatically adsorbing a dielectric tray, on which a material under processing is

mounted, to the front of said electrostatic chuck electrode.

CONSTITUTION: DC high voltage is applied from a high-voltage DC power source 18 to the conductive patterns 12a and 12b of an electrostatic chuck electrode 3 to generate static electricity in the front of said electrostatic chuck electrode 3 and a tray 5 on which a material under processing 6 is mounted is electrostatically adsorbed thereto. Cooling gas is introduced into a vacuum chamber 2 through a flowing hole 8, a cooling gas introduction hole 14, and a cooling gas blowing hole 17 to cool the material under processing 6 through the tray 5. A current is passed from the power source to a water-cooled electrode 1 to generate plasma between said electrode and an anode and etch the material under processing 6.

COPYRIGHT: (C)1991,JPO&Japio